


# Labomat-Web

Gómez-Arribas F.J., González I, González J. y Martínez J.

Laboratorio Web para  
prototipado y verificación  
de sistemas HW/SW



# Agenda

## Antecedentes y Motivación

- Plataforma Labomat3 y el proyecto Retwine
- R<sup>3</sup>W<sup>3</sup>: Recursos Reconfigurables en Remoto por Word Wide Web.

## Objetivos.

- Utilización eficiente de los recursos disponibles.
- Aplicación docente.

## Presentación del Laboratorio Web.

- <http://www.ii.uam.es/~laboweb>

## Demostración práctica, conclusiones y Trabajo Futuro

# Labomat3 y Retwine

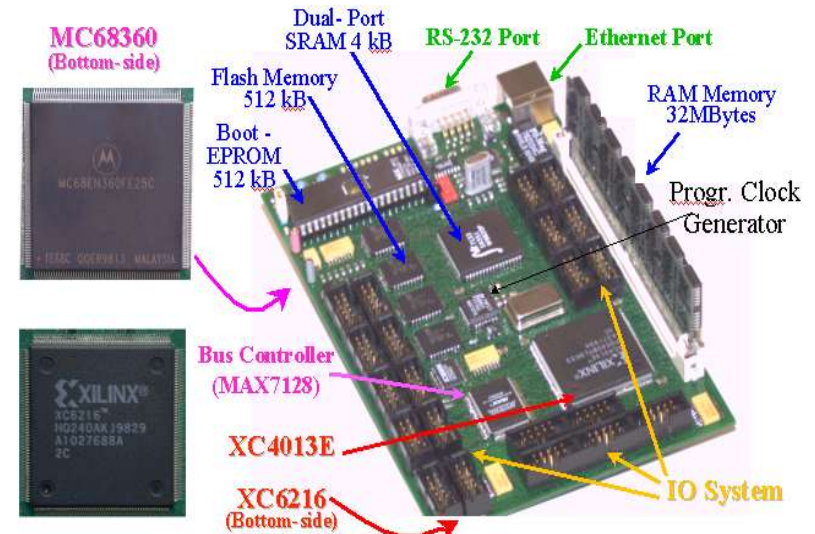
## Plataforma LABOMAT3

### Hardware:

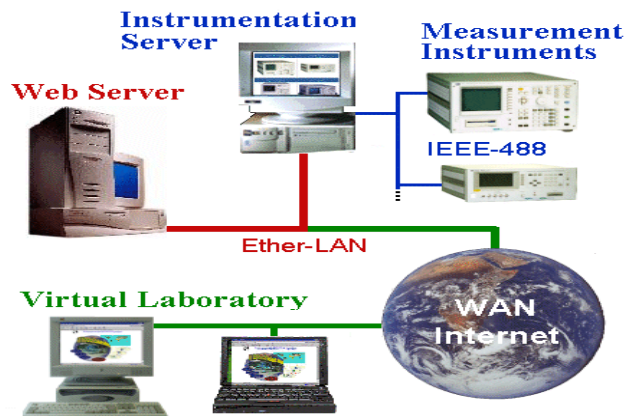
- Motorola 68360
- 32 MBytes DRAM
- 4 kBytes DPSRAM
- FPGA XC6216
- FPGA XC4013

Sistema operativo RTEMS

Comunicaciones Ethernet, RS232



<http://islwww.epfl.ch/labomat>

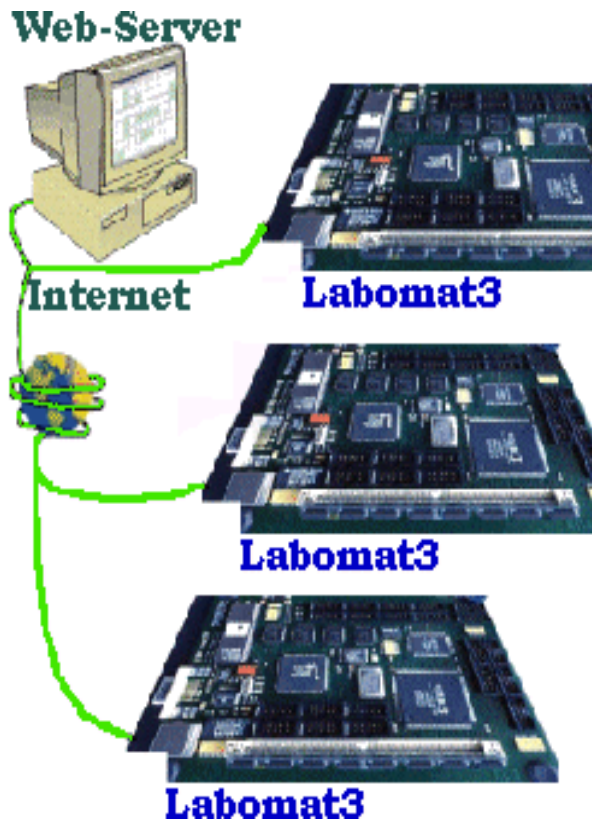


**REmoTe**  
**Worldwide**  
**Instrumentation**  
**NETwork**

<http://www.retwine.net>



# Labomat-Web: Objetivos



JCRA2001 Alicante: Recursos Reconfigurables en Remoto

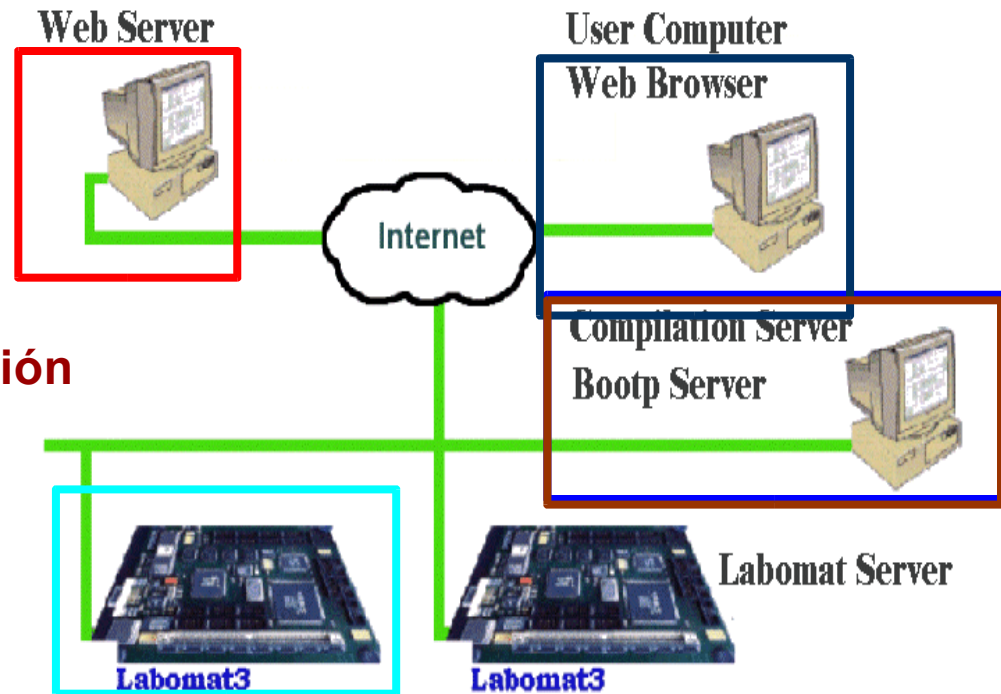
# Labomat-Web: Arquitectura

## Herramientas de Diseño

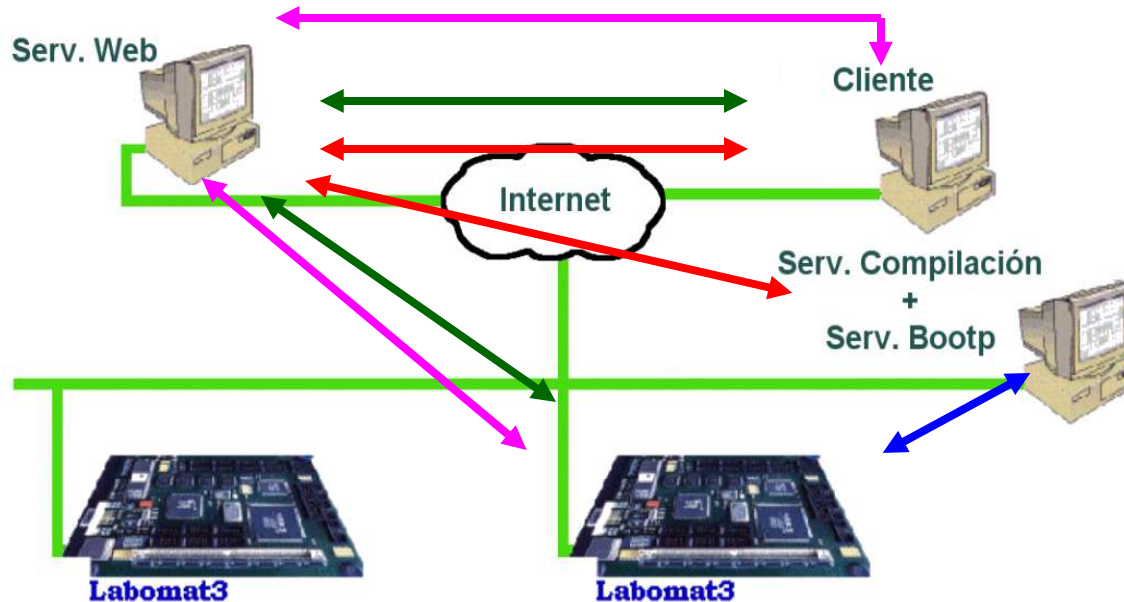
- VHDL

## Componentes del Sistema

- **Servidor Web**
- **Servidor Bootp**
- **Servidor de compilación**
- **Sevidor Labomat**
- **PC Cliente**
  - Cargar módulos
  - Ejecución
  - Monitorización



# Labomat Web: Funcionamiento



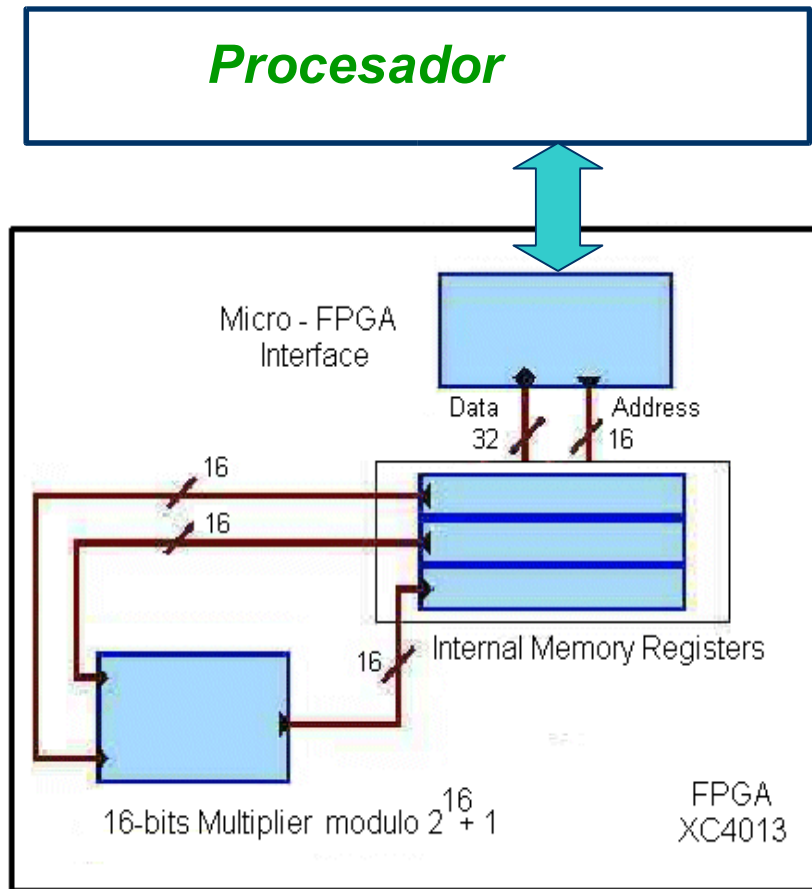
1. Envío fichero – Compilación – Envío de errores
2. Reinicio y carga del sistema desde el servidor Bootp
3. Carga de módulos hardware desde el PC cliente
4. Ejecución y monitorización del programa

# Labomat Web: Lab. experimental

## APLICACIONES DOCENTES

- **Curso de iniciación al Codiseño**  
Experimentos básicos de Codiseño HW/SW
  - Medida de tiempos de accesos a los recursos de la plataforma
  - **Criptografía:** Módulo mult  $2^{16}+1$  y su interfaz de comunicación con el procesador.
- **Arquitectura de Ordenadores**
  - ⇒ Microprocesador elemental
  - ⇒ Entorno Labomicro para verificación de prototipos
- **Sistemas de Control**
  - ⇒ Labobot: Diseño y verificación de módulos para control de servomecanismos

# Coprocresador Criptográfico



## Experimentos:

1.- Algoritmo software ejecutándose parcial o totalmente en el procesador

2.- Modulos HW e Interfaz de comunicación con procesador en la FPGA XC4013 :  
- Obtención de tiempos de acceso  
- Verificación del funcionamiento del módulo



# Labo-Web: Secuencia de operaciones

```
if(rscanf("%d", (void *)&
return -1;
} else {
rprintf("Recibido el
}
resultado = mul_hard(oper
if(rprintf("Resultado %d\n
return -1;
}
if(rprintf("\n*** FIN DE
return -1;
}
return 0;
}
int mul_hard(int a, int b)
{
long dato;
i
d
d
asm volatile (
" movel #0x16
" movel %1, (%
"
" movel #0x16
" movel (%%a0
: "=d"(sal)
: "d"(dato)
: "a0", "memory"
);
return sal;
}
```

Resultado compilación - Netscape

Envío fichero - Netscape

Envío remoto del fichero al compilador cruzado y recarga del S.O.

Implementación de una rutina de test en lenguaje C

Applet de ejecución y monitorización

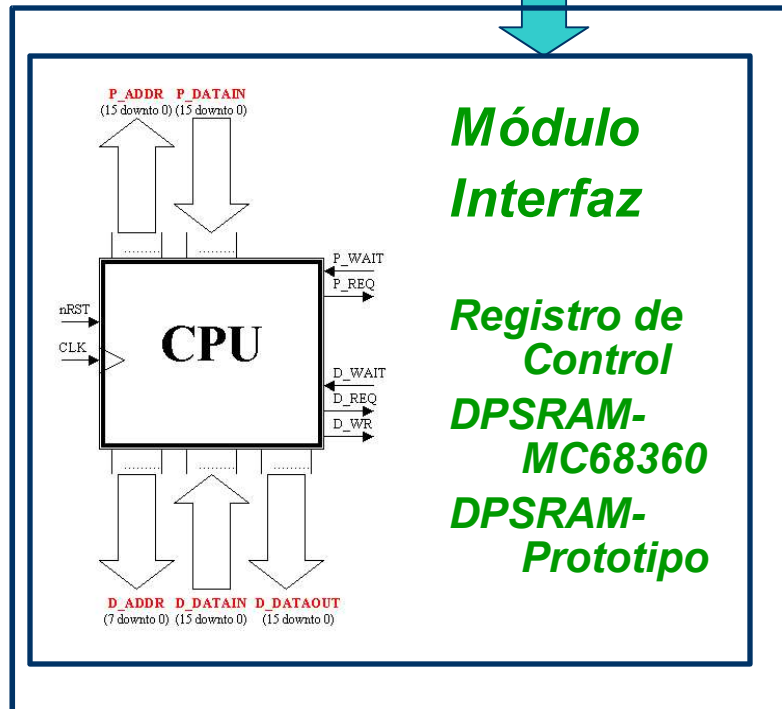
Carga del modulo Hardware en la FPGA

mul\_comb.hex  
mul\_comb.ll  
mul\_comb.ncd  
mul\_comb.nga  
mul\_comb.ngd  
mul\_comb.pad

Operando 1: 16  
Recibido el numero 16  
Operando 2: 100  
Recibido el numero 100  
Resultado 1600  
\*\*\* FIN DE LA CONEXION \*\*\*

# Curso de Arquitectura de Ordenadores

## Procesador MC68360



1.- El procesador carga un programa de test y envía señales de control para verificar un prototipo de microprocesador diseñado en VHDL.

2.- En hardware se implementa

- Controlador DPSRAM: para Arquitectura Harvard
- Registro de control para enviar RST y pulsos CLK

# Labomicro: Verificación

The screenshot shows a Microsoft Internet Explorer window displaying a Java applet. The applet's interface includes a menu and a list of memory addresses. The source code is displayed in a separate window, showing the applet's configuration and the main\_work function.

**Applet de Ejecución**

1 - Leer memoria datos  
2 - Inicializar: Envía nRST  
3 - Pulso CLK  
4 - Leer Reg Control  
5 - Secuencia  
Resto - Salir

Opcion?: 1  
Volcado de memoria de datos:  
Dir: 0 -- Dato 3  
Dir: 1 -- Dato 4  
Dir: 2 -- Dato 7  
Dir: 3 -- Dato 1  
Dir: 4 -- Dato 0

\*\*\* MENU \*\*\*

1 - Leer memoria datos  
2 - Inicializar: Envía nRST  
3 - Pulso CLK  
4 - Leer Reg Control  
5 - Secuencia  
Resto - Salir

Opcion?: 5  
El registro vale 00000008  
El registro vale 00000003  
El registro vale 00010007  
El registro vale 00010008  
El registro vale 00010103  
El registro vale 00020107  
El registro vale 00020108  
El registro vale 00021903  
El registro vale 00031903  
El registro vale 00031908  
El registro vale 00030203  
El registro vale 00040207  
El registro vale 00040208  
El registro vale 00040003  
El registro vale 00050007

```
#define DPSRAM 0x1A000000
#define DATA 1024
#define PROG 0

#define FPGA 0x16000000

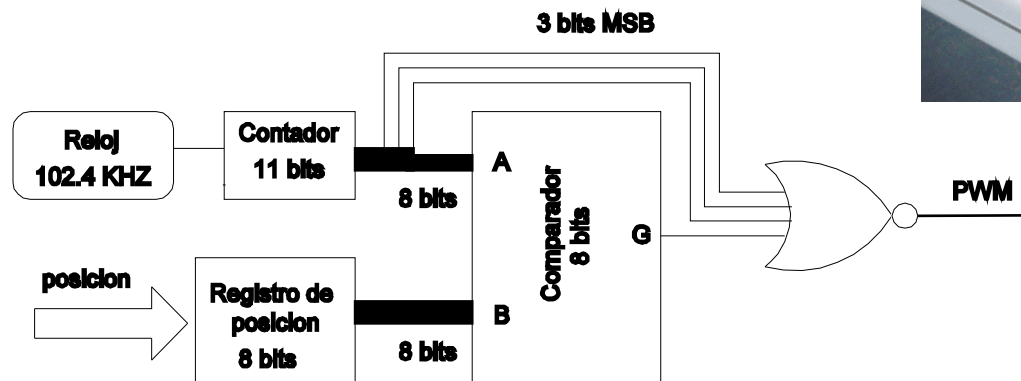
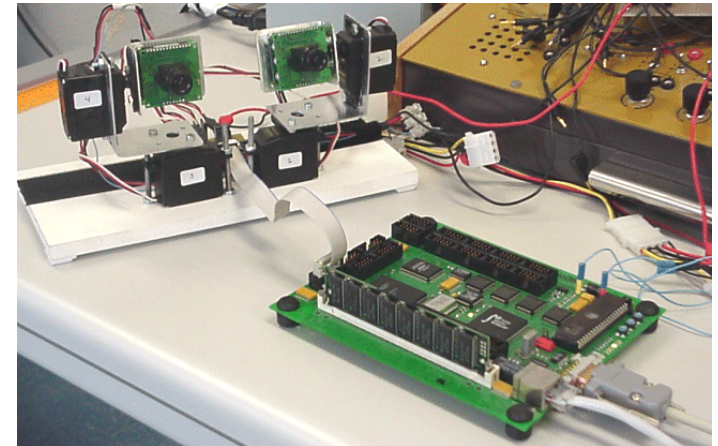
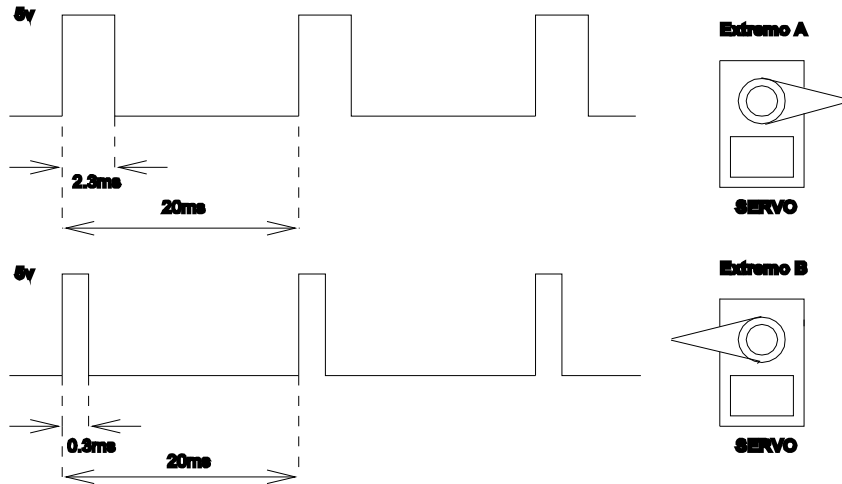
void main_work(void)
{
    volatile Card16 *dir_datos;
    volatile Card16 *dir_datos_hi;
    Card16 dato;

    Card16 programa[] = {0x0000,0x0009,0x80C8,0x2013};
    Card16 datos[] = {0x0003,0x0004,0x0000,0x0001,0x0000};

    int num_codigo, num_datos;
```

```
case 5:
    dir_datos_hi = FPGA;
    dir_datos = FPGA+2;
    *dir_datos = 0x0001;
    *dir_datos = 0x0000;
    *dir_datos = 0x0001;
    *dir_datos = 0x0002;
    for (i=0;i<15;i++)
    {
        *dir_datos = 0x0003;
        rprintf("El registro vale
                %04X%04X\n",*dir_datos_hi,*dir_datos);
        *dir_datos = 0x0002;
    }
    break;
default:
```

# Labobot: Control de Servomecanismos



# Conclusiones

- **Labomat-Web es un sitio Web** : que permite el acceso a todos los recursos disponibles en una plataforma reconfigurable.
- Se ha desarrollado una solución multiplataforma basado en arquitectura cliente-servidor que consigue el funcionamiento en remoto del
  - compilador de código fuente,
  - la monitorización del funcionamiento de la parte HW y SW del sistema.
- **Se han presentado ejemplos del un Laboratorio Web** :
  - Experimentos elementales de Codiseño HW/SW.
  - Prototipado y verificación de procesadores elementales.
  - Diseño de módulos de Control y verificación de su funcionamiento.

# Enlaces

- El Proyecto RETWINE  
<http://www.retwine.net>
- Plataforma Labomat3  
<http://www.epfl.ch/labomat>
- Laboratorio Labomat-Web  
<http://www.ii.uam.es/~laboweb/LabWeb>