

Tarjeta entrenadora para FPGA, basada en Hardware abierto



Juan González, Pablo Haya,
Sergio López-Buedo, Eduardo Boemo

Escuela Politécnica Superior
Universidad Autónoma de Madrid

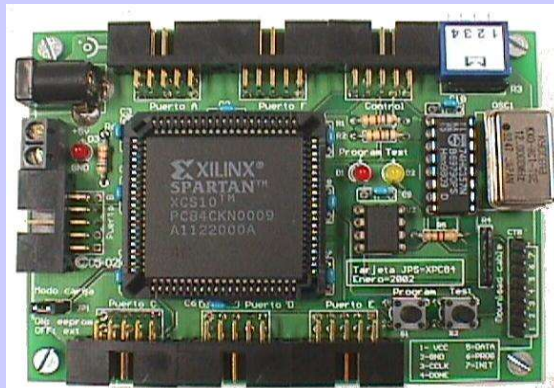
Introducción



■ Lenguajes HDL

- Los diseños son ficheros de texto (“Código fuente”)
- Proceso de diseño hardware, parecido al del software
- Compartir Hardware (¿GPL?)
- Hardware Libre

■ Plataforma libre para probar los diseños:

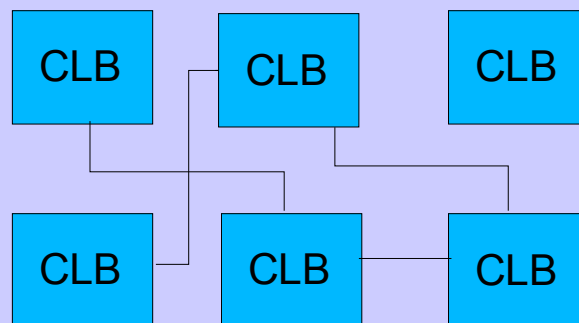


Tarjeta JPS

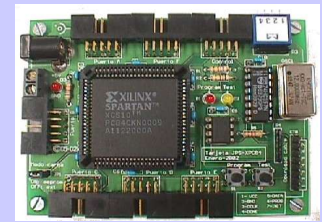
Introducción: FPGAs



- **Compuestas por bloques iguales configurables (CLBs)**
 - RAM y biestables
- **Implementación de circuitos digitales**
- **Diseños a medida**
- **Prototipado rápido**
- **Solución hardware más rápida que usando microcontrolador**



La tarjeta JPS (I)

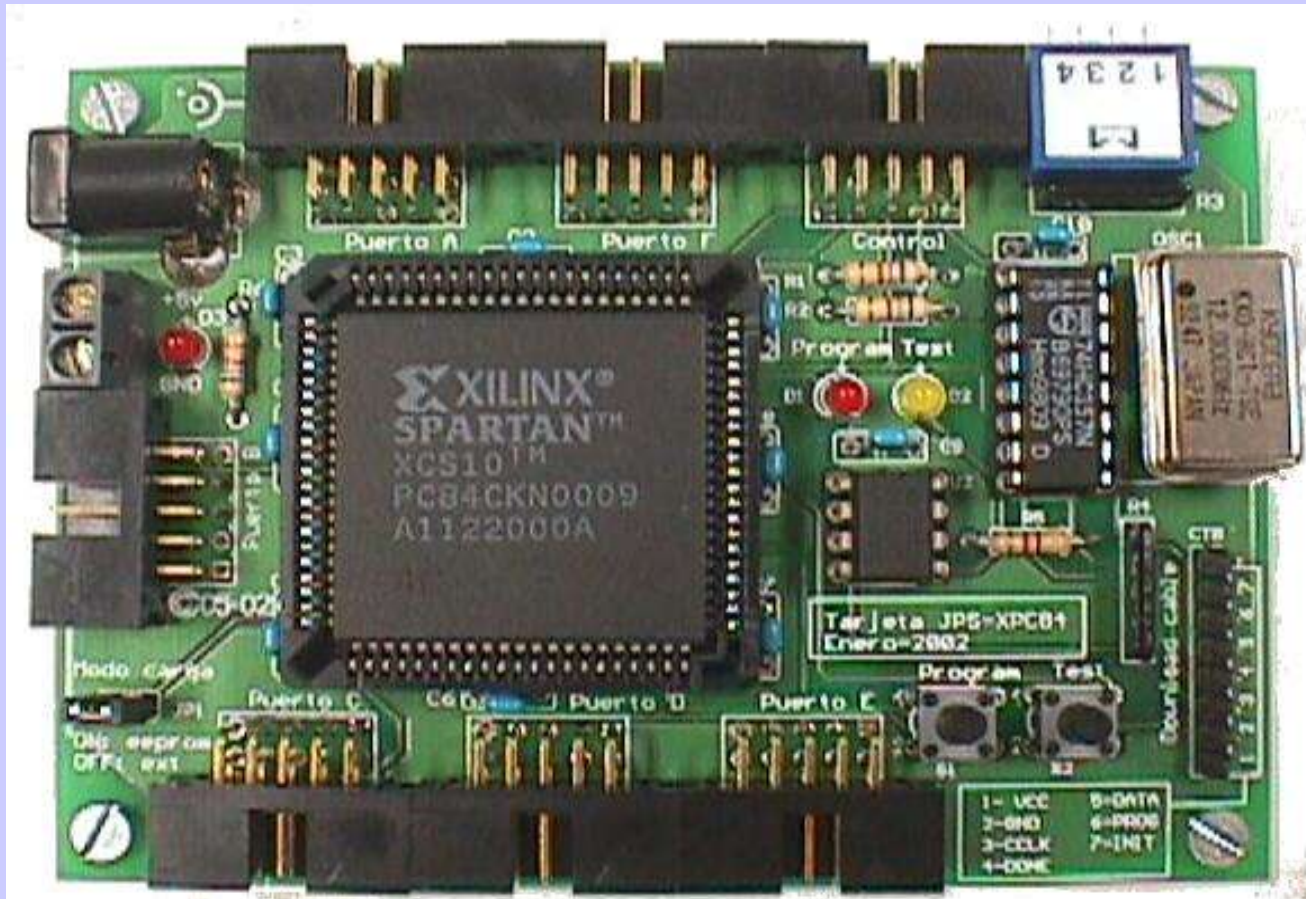
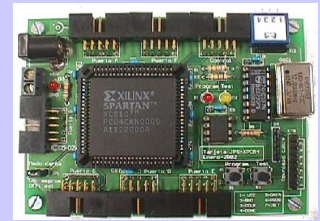


- Tarjeta entrenadora para FPGA
- Propósito general
- Uso principal en microrrobótica
- FPGAs soportadas:

	CLBs
XC4003E	100
XC4005E	196
XC4010E	400
XCS05	100
XCS10	196

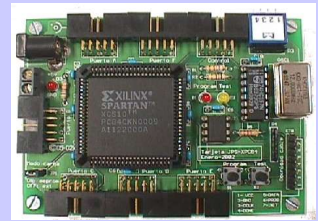


La tarjeta JPS (II): Características

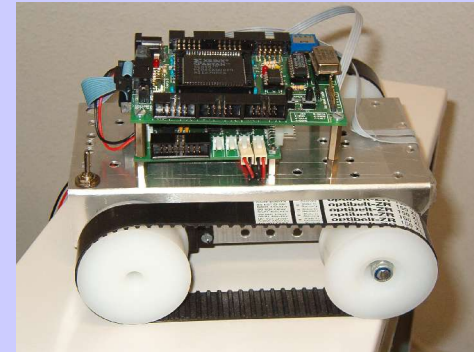


- FPGA
- 6 Puertos Expansión
 - 8 bits, VCC, GND
- Oscilador
- Alimentación 5v
- Led y pulsador de pruebas
- Led y pulsador prog.
- Switches entrada
- Conexión PC/ext
- Memoria EEPROM serie
- Programación in circuit de la memoria EEPROM

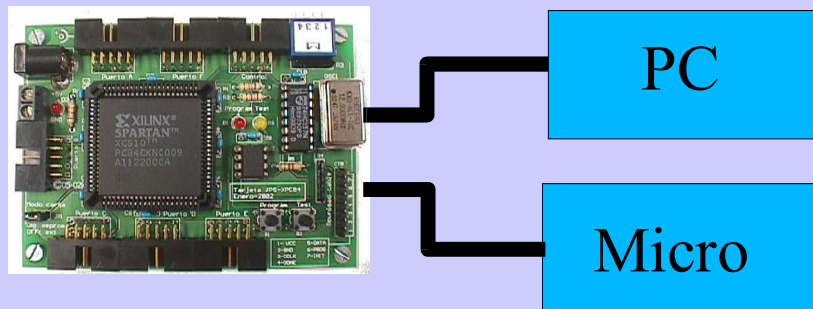
Modos de funcionamiento



- **Modo autónomo**
 - No conexión al PC
 - FPGA se carga desde la EEPROM
 - Ejemplo aplicación: Microrrobots



- **Modo entrenador**
 - Carga desde un PC
 - Carga desde un sistema microcontrolador



Hardware abierto



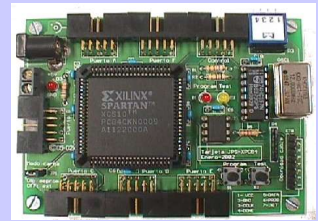
■ Software libre:

- Se puede utilizar para cualquier propósito
- Estudiar su **código fuente** y adaptarlo a tus necesidades
- Redistribuir copias libremente
- Redistribuir las modificaciones
- Ej. licencia GPL

■ Hardware abierto/libre

- Diseños descritos mediante HDL: Igual que software libre (GPL?)
- Tarjeta JPS: esquema, PCB y ficheros fabricación (GERBER)

Campos de aplicación



■ Docencia

- Electrónica digital, lenguajes HDL
- Ciclo de diseño completo (diseño, simulación, síntesis y prueba)
- Modificable por profesores/alumnos
- EJ. Laboratorio Estructura y Diseño de Circuitos Digitales (UAM)

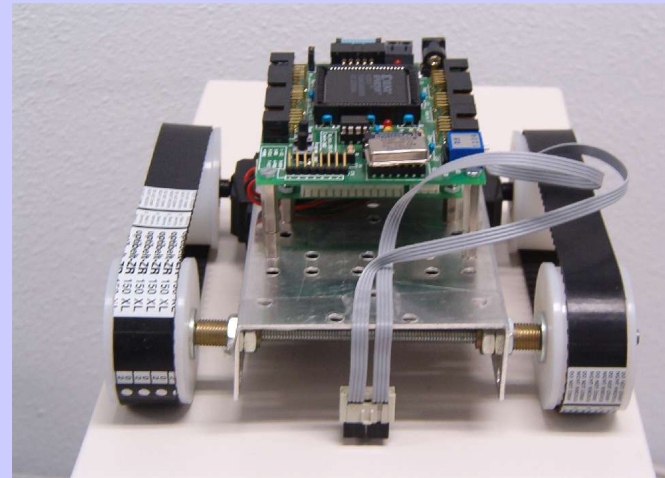
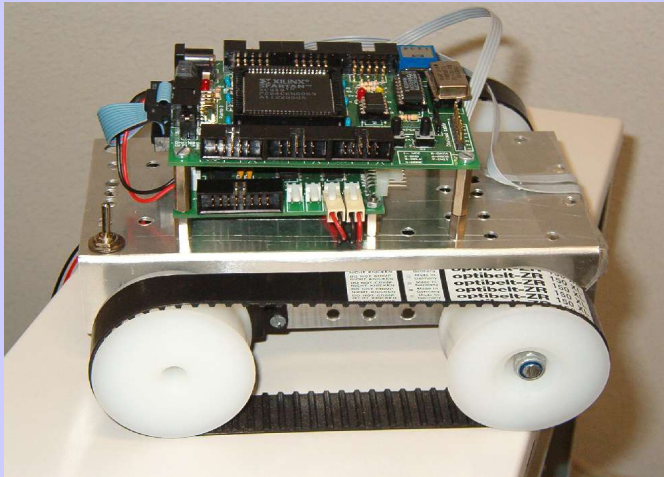
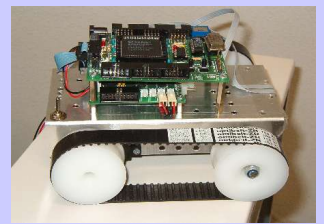
■ Microcontroladores

- Desarrollo periféricos: controladores, coprocesadores, etc..
- Sistemas hardware reconfigurables

■ Microrrobótica

- Diseño específico de CPUs para robótica
- Controladores para periféricos: PWM, ultrasonidos...

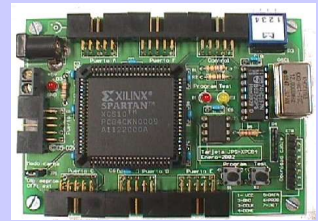
Robot de docencia



- **CPU: Panda-bear**
 - 16 bits
 - RISC
 - 8 instrucciones
 - Laboratorio de Arquitectura e Ingeniería de Computadores

- **Síntesis en FPGA XCS10**
 - 147 CLBs (75%)
 - Frecuencia: 12MHZ
- **Tarjeta JPS**
- **Tarjeta GP_IFAZ**

Ventajas e inconvenientes



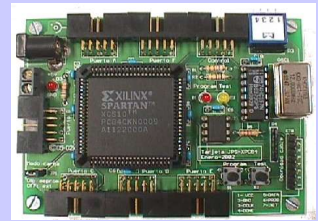
VENTAJAS

- Hardware a la medida
- Acortamiento ciclo diseño
- Flexibilidad
- Pasar algoritmos a hardware
- Plataforma para diseños hardware libres

INCONVENIENTES

- Mayor precio
- Entornos de desarrollo propietarios, con licencias altas

Conclusiones



- **Placa pequeña, sencilla y libre**
- **Orientada a la docencia y microrrobótica**
 - **Laboratorio de Estructura y Diseño de Circuitos Digitales**
 - **Laboratorio de Arquitectura e ingeniería de Computadores**
- **Construido el robot de docencia que usa una CPU diseñada en VHDL y sintetizada en la placa JPS**

FIN